PRÁCTICA 7: CIRCUITOS COMBINACIONALES: FUNCIONES LÓGICAS

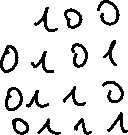
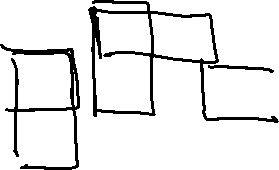
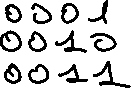
OBJETIVOS:

* Realizar e implementar funciones lógicas, mediante puertas lógicas, decodificadores y multiplexores, comprobando el funcionamiento del circuito en los pupitres de prácticas y en simulación.
* Familiarizarse con los equipos de prácticas de electrónica digital y el uso básico de entradas lógicas (Niveles 1-HI y 0-LO), interruptores), visualización de niveles lógicos de salidas (LEDs) y uso de puertas lógicas básicas.
* Manejo de hojas de características de los componentes y obtención de la información de los circuitos integrados.
* Instalar las librerías de circuitos de electrónica digital y familiarizarse con el uso de componentes digitales en el simulador LTSpice.
* Saber plantear las simulaciones para obtener la tabla de verdad de una función lógica

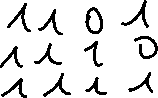
GUIÓN:

Parte 1. Implementación de una función lógica con puertas NAND minimizando la función mediante el método del mapa de Karnaugh

1. Se quiere implementar una función lógica f1 que indique cuándo un dígito hexadecimal, codificado en binario natural, es un número primo (es decir, sólo es divisible por 1 y por sí mismo; el 0 no es primo y el 1, por convenio, se considera que no es primo). La función debe proporcionar un uno cuando se cumpla esta condición, y un cero en caso contrario. Realizar la función empleando únicamente puertas NAND.

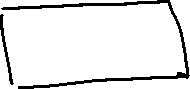






Gráfico

Descripción generada automáticamenteb) Repetir los pasos anteriores para implementar una función lógica f2 que exprese cuándo un número, codificado en código BCD es un número primo (igual que el caso anterior, pero con código BCD). La función debe proporcionar un uno cuando se cumpla esta condición, y un cero en caso contrario.



Gráfico, Gráfico de dispersión

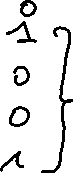
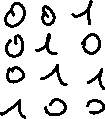
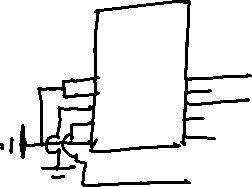
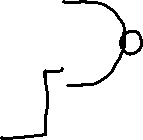
Descripción generada automáticamente

Parte 2. Síntesis de funciones lógicas con decodificadores con salidas activas a nivel bajo.

Dado un código de tres bits, se va a generar la función lógica:

- f3: bit de paridad par.

Para realizar la función anterior se va a utilizar el circuito 74HC138 (o HCT138) y la puerta lógica adicional que sea necesaria necesaria para la implementación. El 74xx138 es un decodificador de 3 entradas y 8 salidas de nivel activo bajo, cuyas hojas de características se adjuntan al final de la práctica, y que está disponible en el pupitre de prácticas y en simulación (en la librería 74HC o en la 74HCT).



Parte 3. Implementación de funciones lógicas con multiplexores.

Dado un código de cuatro bits, generar la función lógica siguiente, utilizando multiplexores:

- f4: detectar si el número binario es mayor que tres y menor que nueve (3<x<9)

Para realizar la función anterior se va a utilizar el circuito 74HC151 (o 74HCT151). Se trata de un multiplexor de 8 entradas (con 3 entradas de selección) en el que la salida se puede escoger entre activa a nivel bajo o activa a nivel alto, y cuyas hojas de características se adjuntan al final de la práctica, y que está disponible en la librería 74HC.

Con este circuito y las puertas adecuadas, realizaremos la función lógica. Los pasos a seguir son:

1. Obtener la tabla de verdad de la función lógica
2. Dibujar el esquema del circuito a utilizar para generar la función lógica, utilizando un multiplexor de 8 entradas.
3. (Opcional) Realizar el montaje del circuito, prestando especial atención a las características y forma de conexión que el fabricante indica en las hojas de características y comprobar la(s) tabla(s) de verdad.
4. (Opcional) Utilizando el simulador LTSpice, realizar una simulación temporal que vaya introduciendo sucesivamente todas las combinaciones, y observar la salida y comprobar la(s) tabla(s) de verdad.

